

EMV 2018, 18. Januar 2018

Abstract

Informationen

Titel	„Die EMV gerechte Leiterplatte - Wichtige Designhinweise zum Entwurf von EMV konformen Leiterplatten“		
Referent	Albert Schweitzer		
Referenten Email	Albert.schweitzer@fineline-global.com		
Firma	Fine Line Gesellschaft für Leiterplattentechnik mbH		
Sprache des Vortrags	Deutsch		
Zielpublikum (bitte markieren)	<input type="radio"/> Entscheidungsträger	<input checked="" type="radio"/> Entwickler	<input type="radio"/> Produktmanager
Kategorie Referat (bitte markieren)	<input checked="" type="radio"/> Grundlagen (40 Min.)	<input type="radio"/> Normung (40 Min.)	→ Know-how-Transfer
	<input type="radio"/> Erfahrung/Praxis (20 Min.)	→ Lösungspräsentation	

Beschreibung

Elektromagnetische Störungen und Interferenzen spielen eine wichtige Rolle für nahezu jedes Leiterplatten-Design. Deren Beachtung, bereits in der Layout-Phase, kann einen großen Beitrag zur Vermeidung von EMV-Problemen leisten. Im Vortrag „Die EMV gerechte Leiterplatte - Wichtige Designhinweise zum Entwurf von EMV konformen Leiterplatten“ werden neben wichtigen Grundlagen, verschiedene Layout-relevante Themen, wie z.B. der Lagenaufbau, die Wichtigkeit von Referenzlagen und das Thema kontrollierte Impedanzen erörtert. Der Vortrag richtet sich hauptsächlich an Entwickler und Leiterplatten Designer.

Zur Person

Herr Schweitzer hat in München Nachrichtentechnik studiert und ist seit 30 Jahren mit Themen im Umfeld der Leiterplatte beschäftigt. Er arbeitet von 1982 bis 1991 als Entwickler bei der Firma Kontron in Eching, von 1991 bis 1995 als Entwickler bei der Firma SPEA in Starnberg. 1995 gründete er seine eigene Firma ASEC GmbH in München, die er 2013 an die Firma Fine Line Gesellschaft für Leiterplattentechnik mbH verkaufte. Seit 2013 ist er als freier Mitarbeiter für Fine Line als Leiterplatten Technologie und technischer Berater tätig.